

13015 计算机系统原理

第六章 程序中I/O操作的实现

13015 计算机系统原理 【第六章考点解析】

复习一下 时钟周期和时钟频率关系

时钟周期和时钟频率是互为倒数的关系：

时钟周期 = $1 / \text{时钟频率}$ ，单位：通常为秒 (s)、纳秒 (ns) 等；【时间单位】

时钟频率 = $1 / \text{时钟周期}$ ，单位：通常为赫兹 (Hz)、兆赫兹 (MHz)、吉赫兹 (GHz) 等。

举例：

若时钟频率为 1 GHz (即 10^9 Hz)，则：时钟周期 = $1 / 10^9$ Hz = 1 纳秒 (ns)。

若时钟周期为 1 纳秒 (即 10^{-9} 秒)，则：时钟频率 = $1 / 10^{-9}$ 秒 = 1 GHz。

13015 计算机系统原理【第六章考点解析】

考点1 处理器总线 — 前端总线FSB

前端总线 (Front Side Bus, **FSB**) 的**传输速率**单位实际上是 **MT/s**, 表示每秒钟传输多少**兆次**。

1) **传输速率**: 单位: **MT/s**

2) **时钟频率**: 单位: **MHz** **习惯称呼** (**MHz = MT/s**)

3) **工作频率**: **时钟频率** × **倍数** (**默认: 1**) 从 Pentium Pro 开始, FSB 采用 4 倍并发技术
当**倍数=1**时, **工作频率 = 时钟频率 = 传输速率**

4) **总线带宽**: **工作频率** × **数据宽度[B]**

【2504-28题(1)】: 若前端总线 (FSB) 的**时钟频率**为 333MHz, 采用 4 倍并发技术传输数据, 总线数据宽度为 64 位, 则**工作频率**和**总线带宽**各为多少?

答:

工作频率: **时钟频率** × **倍数** = $333\text{MHz} \times 4 = 1332\text{MHz}$

总线带宽: **工作频率** × **数据宽度[B]** = $1332\text{MHz} \times 64/8\text{B} = 10.656\text{GB/s}$

13015 计算机系统原理【第六章考点解析】

考点2 处理器总线 — QPI总线

在每次传输的 20 位数据中（**有效数据**占 **16** 位，其余 4 位用于循环冗余校验），以提高系统的可靠性。

由于 QPI总线是**双向**的，在**发送**的同时也可以**接收**另一端传输的数据
所以每个**时钟周期**传输**两次**。

QPI总线的带宽 = 每秒传输次数 × 每次传输的有效数据[B] × 2

【2504-28题(2)】：若 QPI 总线时钟频率为 2.4GHz，每个时钟周期传输 2 次数据，其有效数据为 16 位，则其速度为多少 GT/s？工作频率是多少？总带宽是多少？

答：

- 1) 速度 = $2.4\text{GHz} \times 2 = 4.8\text{GHz} = 4.8\text{GT/s}$ （因为QPI总线**每个时钟周期**传送**两次**数据）
- 2) 工作频率 = 速度 = 4.8GT/s
- 3) 总带宽 = $4.8\text{GT/s} \times \mathbf{16/8B} \times \mathbf{2} = \mathbf{19.2GB/s}$

13015 计算机系统原理 【第六章考点解析】

考点3 存储器总线

- 1) 传输速率：单位：**MT/s**
- 2) 时钟频率：单位：**MHz** **习惯称呼** (**MHz = MT/s**)
- 3) 工作频率：时钟频率 × **倍数** (**默认：1**) 从 Pentium Pro 开始，FSB 采用 4 倍并发技术
当**倍数=1**时，工作频率 = 时钟频率 = 传输速率
- 4) **总线带宽：工作频率 × 数据宽度[B] = 传输速率 × 数据宽度[B]**
- 5) **总带宽：总线带宽 × 通道数**

【例题】：存储器**总线宽度**为 64 位，每秒传输 1066 M 次，总线带宽是多少？ 3 个通道的总带宽是多少？

答：

总线带宽：工作频率 × 数据宽度[B] = 1066 MT/s × 64/8B = 8.528GB/s

总带宽：总线带宽 × 通道数 = 8.528GB/s × 3 = 25.584GB/s

13015 计算机系统原理【第六章考点解析】

考点4 I/O总线 — PCI-e总线

PCI - e 总线采用**串行传输**方式。PCI-e×n 表示具有 n 个通路的 PCI-e 链路。

- 1) **PCI-e 1.0** 和 **PCI-e 2.0** 采用 **8b/10b** 编码方案 (将每 8 位数据编码成 10 位) 。
- 2) **PCI-e 3.0**、**PCI-e 4.0** 和 **PCI-e 5.0** 采用 **128b/130b** 编码方案。

$$\text{PCI-e 带宽} = \text{传输速率} \times 2 \times \text{编码效率} \times \text{通道数} / 8, \quad (\text{单位: GB/s})$$

例题1: PCI-e 1.0 规范支持通路中每个方向的**发送**或**接收**速率为 2.5 Gb/s

$$\begin{aligned} \text{所以 PCI-e 1.0 带宽} &= \text{传输速率} \times 2 \times \text{编码效率} \times \text{通道数} / 8 \\ &= 2.5 \text{ Gb/s} \times 2 \times 8/10 \times 1 / 8 \\ &= 2.5 \text{ Gb/s} \times 2 \times \text{通道数} / 10 \quad \text{【教材上的公式】} \\ &= 0.5\text{GB/s} \end{aligned}$$

例题2: PCI-e 3.0 规范支持通路中每个方向的发送或接收速率为 8 Gb/s

$$\text{所以 PCI-e 3.0 带宽} = 8 \text{ Gb/s} \times 2 \times 128/130 \times 1 / 8 = 1.969\text{GB/s}$$

谢谢大家